
Enunciado de la práctica del Laboratorio de Circuitos Electrónicos (LCEL)

Sistema de comunicación vocal con cifrado analógico y digital

Plan 94. Curso 2005-2006

Versión 1.0

Javier Macías Guarasa
Ángel Fernández Herrero

ÍNDICE GENERAL

1	INTRODUCCIÓN	4
2	DESCRIPCIÓN GENERAL	4
2.1	ANTECEDENTES	4
2.2	OBJETIVO GENERAL	5
2.3	ESQUEMA DE BLOQUES	5
2.4	DESCRIPCIÓN FUNCIONAL	6
3	ARQUITECTURA	6
3.1	ARQUITECTURA DEL SUBSISTEMA EMISOR	6
3.2	ARQUITECTURA DEL SUBSISTEMA RECEPTOR	7
3.3	DIVISIÓN EN SUBSISTEMAS ANALÓGICO Y DIGITAL	8
3.4	SIMPLIFICACIONES DE DISEÑO	8
3.4.1	<i>Simplificación de la transmisión de señales</i>	9
3.4.2	<i>Frecuencias de inversión</i>	9
3.4.3	<i>Sincronización de relojes</i>	9
3.4.4	<i>Claves iniciales en los cifradores digitales</i>	9
3.4.5	<i>Distorsión admisible en la señal de audio</i>	10
3.4.6	<i>Filtrado en transmisión</i>	10
4	CONCEPTOS TEÓRICOS	10
4.1	SISTEMAS DE CIFRADO Y DESCIFRADO BASADOS EN LFSRS	10
4.1.1	<i>Generalidades</i>	10
4.1.2	<i>Los LFSRs como generadores pseudoaleatorios</i>	11
4.1.3	<i>El sistema completo de cifrado y descifrado basado en LFSRs</i>	11
4.2	CIFRADO DE AUDIO BASADO EN INVERSIÓN DE FRECUENCIA	11
4.2.1	<i>Inversión de frecuencia por modulación</i>	12
4.2.2	<i>Modulación por amplitud de pulso</i>	14
5	SUBSISTEMA DIGITAL	15
5.1	INTRODUCCIÓN	15
5.2	DESCRIPCIÓN GENERAL	15
5.3	SELECTOR DE F_p	16
5.3.1	<i>En emisor</i>	16
5.3.2	<i>En receptor</i>	16
5.4	CIFRADOR DE F_p	17
5.5	DESCIFRADOR DE F_p	17
5.6	UNIDAD DE ENTRADA	17
5.7	UNIDAD DE VISUALIZACIÓN	18
5.8	GENERADOR DE RELOJES	18
5.9	CONSIDERACIONES FINALES	19
5.9.1	<i>Circuitos de inicialización</i>	19
5.9.2	<i>Circuitos antirrebotes</i>	19
6	SUBSISTEMA ANALÓGICO	20
6.1	DESCRIPCIÓN GENERAL	20
6.2	ACONDICIONADOR DE SEÑAL	20
6.2.1	<i>Adaptador de nivel</i>	20
6.2.2	<i>Filtro limitador de ancho de banda (antisolapamiento)</i>	21
6.3	MODULADOR Y (DE)MODULADOR	23
6.4	ADAPTADOR A LÍNEA DE SALIDA	24

6.5	ETAPA DE SALIDA	24
6.6	CONSIDERACIONES FINALES.....	25
6.6.1	<i>Fuentes de audio y auriculares</i>	25
6.6.2	<i>Sistema de alimentación</i>	25
6.6.3	<i>Diseño de un filtro paso-bajo de 2º orden Sallen-Key</i>	26
6.6.4	<i>Medida de los filtros</i>	28
6.6.5	<i>Prueba y depuración del sistema</i>	28
6.6.6	<i>Otras consideraciones</i>	28
7	DESARROLLO RECOMENDADO.....	29
7.1	SEMANA 1	29
7.2	SEMANA 2	29
7.3	SEMANA 3	29
7.4	SEMANA 4	30
7.5	SEMANA 5	30
7.6	SEMANA 6	30
7.7	SEMANA 7	30
7.8	SEMANA 8	30
7.9	SEMANA 9	30
7.10	SEMANA 10	30
7.11	SEMANA 11	30
8	RECOMENDACIONES.....	30
8.1	SELECCIÓN DE LA TECNOLOGÍA DIGITAL	30
8.2	MATERIAL NECESARIO	31
8.3	APROVECHAMIENTO DEL LABORATORIO	31
8.4	DISEÑO VERSÁTIL	31
8.5	DEPURACIÓN Y PRUEBAS.....	32
8.6	OTRAS CONSIDERACIONES	32
9	MEJORAS.....	33
9.1	USO DE TECLADO PARA SELECCIÓN DE LA SECUENCIA DE F_p	34
9.2	REALIZACIÓN DE FILTROS DE ORDEN SUPERIOR	34
9.3	USO DE SISTEMAS DE CIFRADO DE DATOS ALTERNATIVOS.....	34
9.4	USO DE SISTEMAS DE CIFRADO DE AUDIO ALTERNATIVOS	34
9.5	USO DE UN MODULADOR INTEGRADO	34
9.6	INCREMENTO DE FUNCIONALIDAD DEL ENLACE DIGITAL.....	35
9.7	USO DE CIFRADO DE AUDIO EN EL DOMINIO DIGITAL	35
9.8	USO DE ESQUEMAS CIRCUITALES ALTERNATIVOS A LOS PROPUESTOS	35
9.9	IMPLEMENTACIÓN EN CIRCUITOS PROGRAMABLES	35
9.10	SIMULACIÓN CON PSPICE	36
9.11	MONTAJE EN PCB.....	36
10	NORMAS DE REDACCIÓN DE LA MEMORIA DE LA PRÁCTICA	36
11	BIBLIOGRAFÍA.....	37

ÍNDICE DE ILUSTRACIONES

Figura 1. Arquitectura del sistema.....	5
Figura 2. Esquema de bloques del subsistema emisor (cifrado).....	7
Figura 3. Esquema de bloques del subsistema receptor (descifrado).....	8
Figura 4. Esquema genérico de un cifrador continuo.....	10
Figura 5. Esquema genérico de un descifrador continuo.....	11
Figura 6. Una estructura posible para un LFSR de 4 bits.....	11
Figura 7. Estructura completa de un cifrador/descifrador continuo basado en LFSRs de 4 bits.....	12
Figura 8. Espectro de una señal real genérica, limitada en banda.....	12
Figura 9. Espectro de una señal sinusoidal de pulsación ω_p	12
Figura 10. Espectro de la señal $x(t)$ modulando a una portadora sinusoidal.....	13
Figura 11. Filtrado de la señal modulada para recuperar el espectro invertido de la original.....	13
Figura 12. Señal cuadrada bipolar.....	14
Figura 13. Ejemplo de conexión de un pulsador con circuito antirrebotes.....	19
Figura 14. Esquema circuital del adaptador de entrada.....	21
Figura 15. Filtro paso-bajo de 2º orden Sallen-Key.....	22
Figura 16. Diagrama esquemático del proceso de modulación.....	23
Figura 17. Modulador con portadora cuadrada bipolar sin usar un multiplicador analógico.....	24
Figura 18. Filtro paso-bajo de 2º orden Sallen-Key.....	26
Figura 19. Patillaje para un display de 7 segmentos típico (cátodo común).....	33

1 Introducción

El objetivo del *Laboratorio de Circuitos Electrónicos* es que el alumno revise, amplíe, aplique y consolide de una manera práctica los conocimientos adquiridos en las asignaturas de segundo curso *Circuitos Electrónicos Analógicos* y *Circuitos Electrónicos Digitales*.

Para ello deberá seguir las instrucciones aquí incluidas, que implicarán diversas fases de diseño, análisis, montaje y medida de los circuitos o subsistemas propuestos. Igualmente se hará especial énfasis en que los alumnos adquieran una visión práctica de los problemas con los que se encuentra el diseño de circuitos analógicos y digitales en las implementaciones de prototipos reales de laboratorio.

El resultado del trabajo realizado deberá quedar reflejado en una memoria escrita que contenga los detalles del proceso, así como los resultados obtenidos y todas aquellas cuestiones específicas que se indiquen en el enunciado.

Como documentación adicional, está disponible el libro *Aspectos Prácticos de Diseño y Medida en Laboratorios de Electrónica* [8], que podrá adquirir en el Servicio de Publicaciones de la Escuela, donde encontrará recomendaciones, criterios de diseño y comentarios de interés de carácter general, y **cuyo contenido podrá ser objeto de pregunta en el examen oral**. El uso de esta documentación y su utilidad se extiende al *Laboratorio de Sistemas Electrónicos Digitales* (LSED).

La práctica propuesta contiene las **especificaciones mínimas** (obligatorias) que deben cumplir los circuitos realizados. Adicionalmente, se presentarán sugerencias de **mejoras opcionales**, dejando a los alumnos la libertad de añadir nuevas mejoras y montajes alternativos en las mismas.

Podrá encontrar éste y otros documentos relacionados, así como información actualizada sobre la asignatura, en:

<http://lorien.die.upm.es/lcel>

Para cualquier consulta, puede dirigirse a Ángel Fdez. Herrero (B-113, angelfh@die.upm.es).

2 Descripción general

2.1 ANTECEDENTES

Debido a la creciente expansión del mercado de las telecomunicaciones, se hace cada vez más importante la necesidad de sistemas de codificación o cifrado¹ que permitan dotar de un cierto grado de privacidad a la información transmitida por los sistemas de telecomunicación.

En el mundo real podemos encontrar multitud de aplicaciones que hacen uso de dichas técnicas, siendo un ejemplo paradigmático los sistemas de *secrefonía*, cuyo objetivo consiste en cifrar una señal de voz para dificultar la comprensión del mensaje transmitido, es decir, evitar el acceso no autorizado al contenido de la conversación en curso en un enlace telefónico o por radio.

Hay numerosos ejemplos prácticos de sistemas de este tipo². Con frecuencia se utiliza una sencilla transformación frecuencial, por ejemplo generando una señal con el mismo ancho de banda que la

¹ En este documento emplearemos los términos cifrado y codificación ya que, en nuestro contexto, pueden considerarse intercambiables, haciendo en todos los casos referencia al proceso que transforma una señal cualquiera en otra que contiene la información necesaria para recuperar la primera, pero que es lo suficientemente distinta como para que un observador intermedio tenga dificultad en comprender el mensaje transmitido. El término cifrado incluye la connotación de usar una cifra (clave).

original, pero invertida en el espectro³, lo que la hace incomprensible si no se invierte el proceso (referencias al respecto pueden encontrarse en [1] y [2]).

2.2 OBJETIVO GENERAL

En esta práctica abordaremos el diseño, montaje y prueba de un sistema completo de cifrado y descifrado de audio basado en la misma idea de inversión en frecuencia en terreno analógico, pero complicándola ligeramente con la adición de elementos de cifrado digital. La idea es ofrecer mayor robustez frente al descifrado por parte de espías, dentro de nuestras limitaciones.

La señal de audio a tratar puede proceder de una fuente de audio convencional, como es la salida de auriculares de un *walkman*, *discman* o similar. En cualquier caso, como comprobaremos más adelante, **el ancho de banda del sistema quedará reducido al correspondiente a señales de voz, de modo que éstas deberían ser las empleadas en las pruebas en el Laboratorio.**

2.3 ESQUEMA DE BLOQUES

Un esquema simplificado que incorpora detalles adicionales sobre el comentado cifrado digital, es el mostrado en la Figura 1.

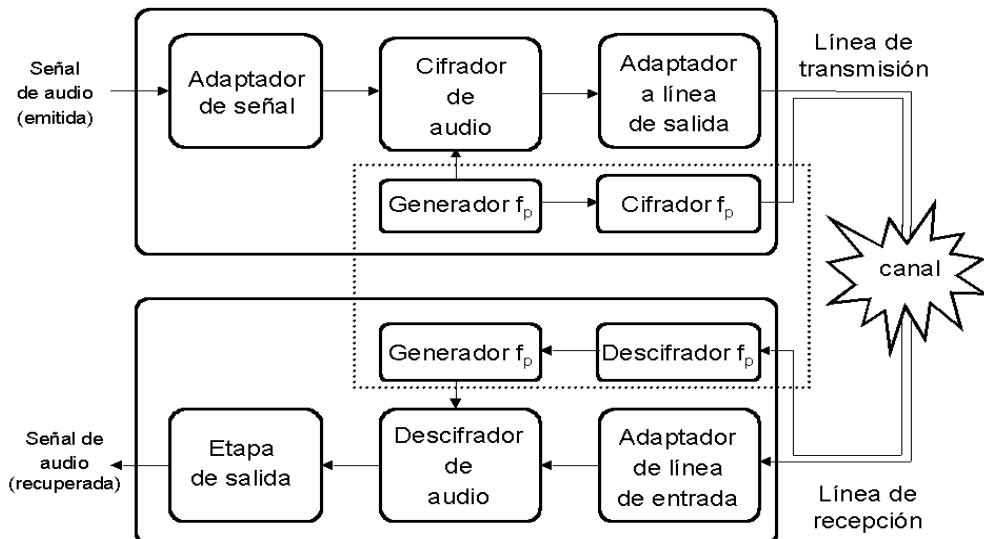


Figura 1. Arquitectura del sistema

El mecanismo básico de cifrado de audio estará basado en inversión espectral, pero a diferencia de los esquemas clásicos, la frecuencia de inversión⁴ (f_p en la Figura) podrá ser modificada por el centro emisor a intervalos de tiempo dados y de acuerdo con una secuencia predeterminada, haciendo más difícil por tanto su decodificación ilegal.

² El lector interesado puede hacer una simple búsqueda en Internet con los términos *voice scrambler*, si bien este tipo de equipos actualmente suelen emplear técnicas DSP (*Digital Signal Processing*) sobre la señal digitalizada, a diferencia de lo propuesto en este documento (ver 9.7).

³ La técnica de inversión espectral, que se describe con más detalle en el Apartado 4.2, consiste en alterar el contenido frecuencial de la señal transmitida de forma que se produzca una inversión del espectro alrededor de una frecuencia dada. De ese modo, las componentes de baja frecuencia se desplazan a la zona de altas frecuencias y viceversa, con lo que la señal mantiene toda la información necesaria para su descifrado, pero es ininteligible de cara a un posible espía que tenga acceso al canal.

⁴ En este documento hablaremos de frecuencia de la señal moduladora, frecuencia de inversión, frecuencia de la portadora o f_p , indistintamente, para referirnos a la frecuencia de la señal utilizada en el proceso de modulación.

Igualmente, como se verá más adelante, el mecanismo de transmisión de la frecuencia de inversión utilizada también hace uso de técnicas de cifrado, esta vez en el terreno digital, con lo que puede hacerse tan robusto como sea necesario.

En los apartados siguientes se refinará la arquitectura del sistema, haciendo énfasis en la descomposición modular del mismo, tarea clave para abordar con éxito el diseño de cualquier sistema medianamente complejo.

Igualmente, se harán algunas simplificaciones, puesto que lo que se pretende es construir un prototipo sencillo que sirva para demostrar la viabilidad de la idea.

2.4 DESCRIPCIÓN FUNCIONAL

En el prototipo que vamos a diseñar, implementar y probar, dispondremos de un cierto número de frecuencias con las que aplicar la idea de inversión espectral.

Dichas frecuencias podrán cambiar a lo largo de una emisión, siendo lógicamente necesario que las utilizadas en el proceso de cifrado y descifrado coincidan, de modo que la señal final obtenida en los receptores sea inteligible y de calidad comparable a la original.

La selección de la frecuencia a utilizar en cada instante se hace en el centro emisor, que es el que tiene siempre el control sobre la misma. Ello implica la necesidad de informar al receptor de la frecuencia usada en cada momento, lo que podría permitir a un atacante construir un sistema de descifrado sin más que obtener las frecuencias empleadas interviniendo su transmisión.

Para evitarlo introduciremos un nuevo elemento en el sistema: al indicar al receptor cuál de las posibles frecuencias se está utilizando, el emisor cifra digitalmente dicho valor antes de enviarlo, utilizando para ello un algoritmo adecuado. De ese modo, aunque un posible espía conozca las frecuencias de trabajo, no contará con información acerca de cuál de ellas se utiliza en cada instante, salvo que disponga de detalles acerca del mecanismo de cifrado digital y de las claves que intervienen en el proceso.

3 Arquitectura

En este apartado refinaremos un poco más la división modular vista en el anterior. No se preocupe si no alcanza a comprender todos los términos, conceptos y detalles que se discuten, ya que se irán aclarando a medida que avance en la lectura del documento. **Asuma que necesitará varias lecturas y una reflexión a fondo** sobre todo ello.

3.1 ARQUITECTURA DEL SUBSISTEMA EMISOR

En la Figura 2 se muestra la arquitectura más detallada del subsistema emisor, que consta de los siguientes bloques:

- **Unidad de entrada:** Encargada de seleccionar la secuencia de frecuencias de inversión a utilizar en el resto del sistema y la clave inicial del algoritmo de cifrado. En un sistema real se trataría del microprocesador que controle todo el sistema, pero en nuestro caso lo emularemos usando microinterruptores y pulsadores.
- **Unidad de visualización:** Proporciona información sobre el estado del cifrador serie, la clave inicial utilizada y la portadora seleccionada.
- **Selector de f_p :** Determina en cada instante cuál de las portadoras se utilizará para realizar la modulación, mediante la generación de la secuencia deseada de valores.

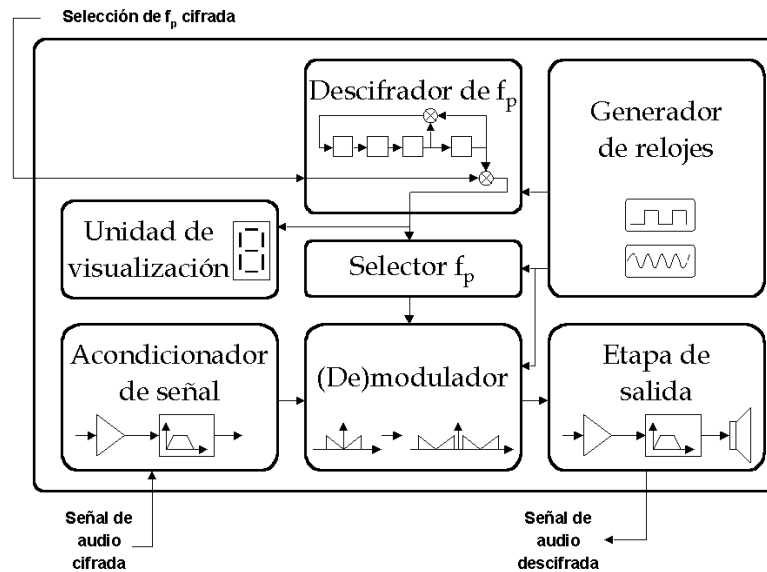


Figura 3. Esquema de bloques del subsistema receptor (descifrado)

- **Acondicionador de señal:** Encargado de adaptar al sistema receptor la señal de audio cifrado recibida del canal⁵.
- **(De)Modulador:** Bloque análogo al presente en el cifrador, que recuperará la ordenación frecuencial de la señal original por inversión espectral.
- **Etapa de salida:** Convierte los niveles y el ancho de banda de la señal a los adecuados para el ataque a unos auriculares.
- **Generador de relojes:** Se encarga de generar las señales periódicas que sincronizan los procesos digitales y las que se utilizan en el demodulador.

Como puede observarse, la entrada al receptor es la señal de audio cifrada y la secuencia de bits que indican la frecuencia f_p a utilizar, en tanto que su salida es la señal de audio recuperada.

3.3 DIVISIÓN EN SUBSISTEMAS ANALÓGICO Y DIGITAL

En este sistema, hacer una distinción clara entre parte analógica y parte digital no es sencillo. En cualquier caso, y a modo de convención, entenderemos que la parte analógica la constituyen los módulos de adaptación de señal y filtrado, inversión espectral (modulación), así como la etapa de salida. El resto de módulos, fundamentalmente los sistemas de cifrado y descifrado de f_p , los de interacción con el usuario y los de generación de relojes, se entenderán como pertenecientes al subsistema digital.

Tras esta descripción general de los módulos que intervendrán en el diseño final, pasaremos a describir detalladamente cada uno de ellos, pero primero introduciremos ciertas aproximaciones y simplificaciones que facilitarán el diseño y la implementación.

3.4 SIMPLIFICACIONES DE DISEÑO

En este apartado presentamos las simplificaciones de diseño que limitarán la complejidad de nuestro sistema (y en parte la credibilidad en el sentido de su posible utilidad real), pero harán más sencillo el trabajo.

⁵ En nuestro caso omitiremos la implementación de este módulo, al asumir que el canal es una simple conexión y la señal ya viene con las condiciones adecuadas.

Nuevamente insistimos en que puede que en la primera lectura no entienda exactamente el alcance de lo que discutimos en este apartado, por lo que deberá volver sobre ello una vez haya asimilado los conceptos fundamentales del desarrollo propuesto.

3.4.1 Simplificación de la transmisión de señales

En un caso real sería conveniente integrar la secuencia digital y la señal de audio para transmitir las conjuntamente por el canal, pero en nuestro prototipo **dispondremos dos conexiones entre emisor y receptor**, una para la transmisión de la señal digital y otra para la transmisión de la señal de audio.

3.4.2 Frecuencias de inversión

Dejaremos limitado a dos el número de frecuencias de inversión, por simplicidad. El empleo de un número mayor no aporta diferencias significativas y sí complica el diseño y la implementación del sistema. **Dichas frecuencias serán de 6400 Hz y 12800 Hz.**

Como verá cuando haga el estudio teórico del proceso, el empleo de una frecuencia de 6400 Hz exige un ancho de banda disponible en el canal de ese mismo valor, lo que evidentemente resulta excesivo para la transmisión por un sistema de telefonía convencional, donde el ancho de banda es inferior a los 4 KHz. Con mayor razón eso supone un problema para la frecuencia de 12800 Hz.

En nuestro caso **asumiremos que el canal sobre el que transmitiremos nuestra señal tiene un ancho de banda de 15 KHz**, con lo que no tendremos que preocuparnos por este aspecto.

3.4.3 Sincronización de relojes

En los esquemas arquitecturales vistos más arriba aparecía un módulo de generación de relojes separado para emisor y receptor.

Si se hace un estudio detallado del efecto de las posibles discrepancias en la fase y la frecuencia de los relojes utilizados en emisor y receptor durante el funcionamiento del sistema, se puede verificar que éste puede degradarse significativamente si no se cuida la sincronización entre ambos extremos.

En nuestro caso utilizaremos **un único bloque de generación de relojes**, utilizado tanto por emisor como por receptor, sin preocuparnos por más detalles al respecto⁶. Esto implica la inclusión de nuevas conexiones entre emisor y receptor, una por cada una de las señales de reloj que intervienen.

3.4.4 Claves iniciales en los cifradores digitales

Como se verá más adelante, el uso de LFSRs (*Linear Feedback Shift Registers*) en sistemas de cifrado digital impone el conocimiento en los dos extremos del valor inicial a cargar en el registro de desplazamiento utilizado.

En un sistema real eso implicaría la existencia de algún procedimiento o protocolo de carga remota del registro del receptor con el valor adecuado. En nuestro caso asumiremos que disponemos de dicho procedimiento y lo emularemos **seleccionando de forma manual la clave inicial, tanto en emisor como en receptor, simultáneamente.**

⁶ Esto equivaldría a tener las señales de reloj insertadas de algún modo en la señal transmitida por el canal y disponer de algún procedimiento de sincronización en el receptor.

3.4.5 Distorsión admisible en la señal de audio

En un sistema real los requisitos de calidad de audio pueden ser muy estrictos. Pequeñas distorsiones debidas a componentes frecuenciales indeseadas pueden no ser admisibles.

En nuestro caso exigiremos una calidad razonable del audio final obtenido, lo que se objetiva en que **las señales de voz descifradas sean plenamente inteligibles**.

En lo que respecta a la calidad de la **señal cifrada**, será admisible una cierta componente de la señal original, pero **la distorsión debe ser suficiente como para hacer muy difícil la audición** al posible espía del canal.

3.4.6 Filtrado en transmisión

Por completitud se incluye aquí el enunciado de esta simplificación, pero no será descrita hasta el apartado 6.4, cuando se disponga de los conocimientos necesarios para poder comprenderla.

4 Conceptos teóricos

4.1 SISTEMAS DE CIFRADO Y DESCIFRADO BASADOS EN LFSRS

4.1.1 Generalidades

Se pueden distinguir dos tipos de cifradores: en bloque o continuos [3]. Los cifradores en bloque realizan su operación sobre un bloque de datos que no puede fraccionarse en modo alguno. Por el contrario, los cifradores continuos operan sobre unidades de información menores, usualmente bits o bytes, cifrando de uno en uno y obteniendo un nuevo dato (bit) en su salida en cada pulso de reloj. En nuestro caso, los cifradores continuos son ideales para cumplir nuestros objetivos, ya que hemos dicho que necesitamos una secuencia de bits que indique en cada instante de tiempo la frecuencia de inversión a utilizar.

Un sistema de cifrado continuo contiene un generador pseudoaleatorio de bits, que son sumados módulo 2 (XOR) a los bits que constituyen el mensaje, como se indica en la Figura 4, donde la operación de cifrado se realiza bit a bit, con la temporización controlada por un reloj.

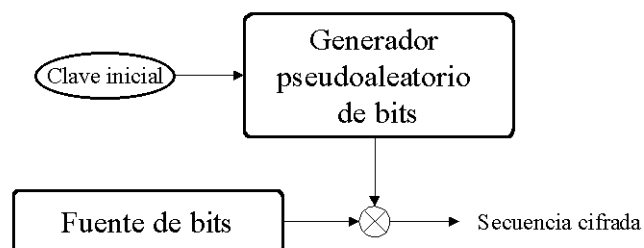


Figura 4. Esquema genérico de un cifrador continuo

El generador pseudoaleatorio puede verse como una fuente de ruido que agrega confusión al mensaje a transmitir haciéndolo ininteligible, y está parametrizado por una clave que define su estado inicial. Para implementar este tipo de generadores se emplean típicamente registros de desplazamiento con realimentación lineal (LFSR: *Linear Feedback Shift Register*), en las versiones más simples. Las más complicadas utilizan también alguna función no lineal para mejorar sus propiedades de aleatoriedad.

El procedimiento de descifrado es muy similar al de cifrado y se muestra en la Figura 5.

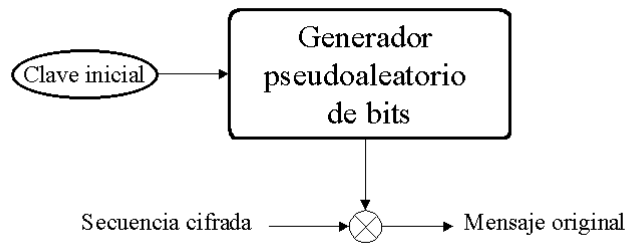


Figura 5. Esquema genérico de un descifrador continuo

El único requisito a imponer para asegurar el correcto descifrado del mensaje transmitido (la secuencia de bits original) es que la clave inicial sea conocida en ambos extremos.

4.1.2 Los LFSRs como generadores pseudoaleatorios

La forma más simple de generar secuencias pseudoaleatorias es usar la salida de un registro de desplazamiento con realimentación lineal, como la estructura que se muestra en la Figura 6.⁷

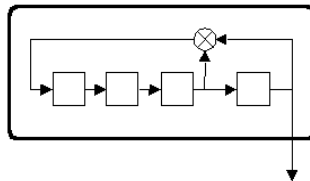


Figura 6. Una estructura posible para un LFSR de 4 bits

Empleando un registro de desplazamiento de longitud m es posible, si se eligen adecuadamente las conexiones de realimentación, obtener una secuencia de salida con periodo $2^m - 1$.

El alumno deberá **determinar la secuencia pseudoaleatoria que genera el LFSR** de la Figura 6.

4.1.3 El sistema completo de cifrado y descifrado basado en LFSRs

A partir de lo visto es fácil llegar a la estructura de un cifrador/descifrador completo, que es el que aparece en la Figura 7, y que será la arquitectura que se utilice en nuestro diseño.

El alumno deberá **realizar la verificación del funcionamiento de la estructura descrita**, siempre que la clave inicial que se carga en los generadores sea idéntica.

4.2 CIFRADO DE AUDIO BASADO EN INVERSIÓN DE FRECUENCIA

La técnica que vamos a utilizar se basa en el concepto de modulación en amplitud, de la que encontrará más amplia información en [4]. El uso adecuado de la señal portadora nos permitirá conseguir el efecto deseado: la inversión espectral de la señal original.

⁷ Los pequeños cuadrados de la figura representan *flip-flops*, habitualmente tipo D.

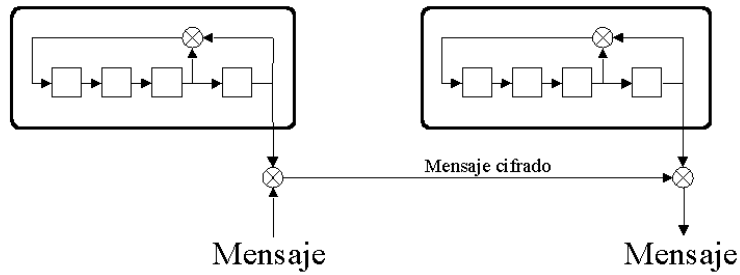


Figura 7. Estructura completa de un cifrador/descifrador continuo basado en LFSRs de 4 bits

4.2.1 Inversión de frecuencia por modulación

Dada una señal $x(t)$, limitada en banda a ω_x (rad/s), tendremos un espectro similar al mostrado en la Figura 8.⁸

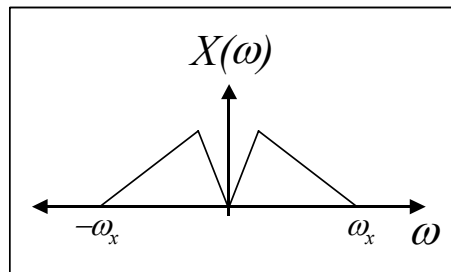


Figura 8. Espectro de una señal real genérica, limitada en banda

Si ahora tomamos una señal $p(t)$, sinusoidal de pulsación ω_p , su espectro correspondiente será el de la Figura 9.

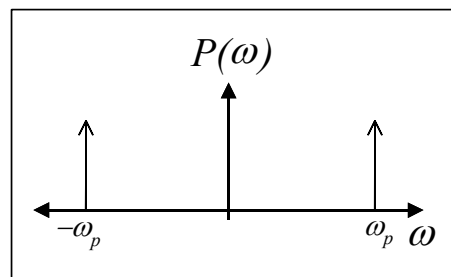


Figura 9. Espectro de una señal sinusoidal de pulsación ω_p

Análíticamente podemos escribir [4]:

$$p(t) = A_p \cos \omega_p t$$

$$P(\omega) = A_p \pi [\delta(\omega - \omega_p) + \delta(\omega + \omega_p)]$$

Realizando una multiplicación de ambas señales, o lo que es lo mismo, una modulación analógica, tendremos en el tiempo:

$$y(t) = x(t) \cdot p(t)$$

⁸ En los diagramas espectrales que siguen se ha representado sólo el módulo (no está incluida la fase).

que en frecuencia equivale a una convolución de las mismas [4]:

$$Y(\omega) = \frac{1}{2\pi} X(\omega) * P(\omega)$$

$$Y(\omega) = \frac{A_p}{2} [X(\omega - \omega_p) + X(\omega + \omega_p)]$$

y cuyo espectro contiene el original de $x(t)$ replicado dos veces, en la posición de las deltas de la señal sinusoidal, tal y como aparece en la Figura 10. Observar que, si el ancho de banda de $x(t)$ no estuviera correctamente limitado en relación con la frecuencia de portadora, aparecería un efecto de solapamiento espectral (*aliasing*) en baja frecuencia.

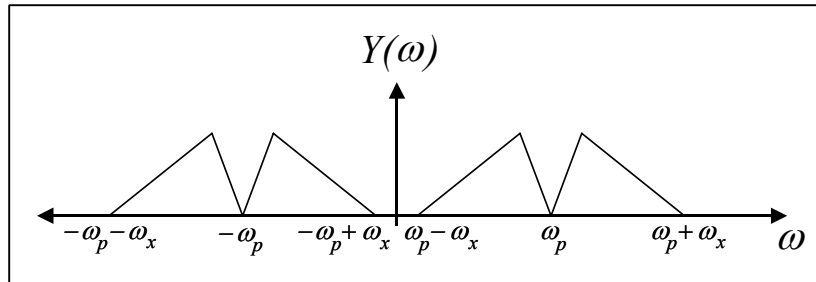


Figura 10. Espectro de la señal $x(t)$ modulando a una portadora sinusoidal

Si ahora aplicamos a la señal $y(t)$ un filtro paso-bajo ideal con pulsación de corte ω_p , eliminaremos toda la banda sobrante para obtener la señal $y_c(t)$, proceso que se muestra en la Figura 11. Podemos observar que el espectro correspondiente a $y_c(t)$ es el de la señal original $x(t)$ invertido en frecuencia, siempre que no se haya producido el ya mencionado solapamiento.

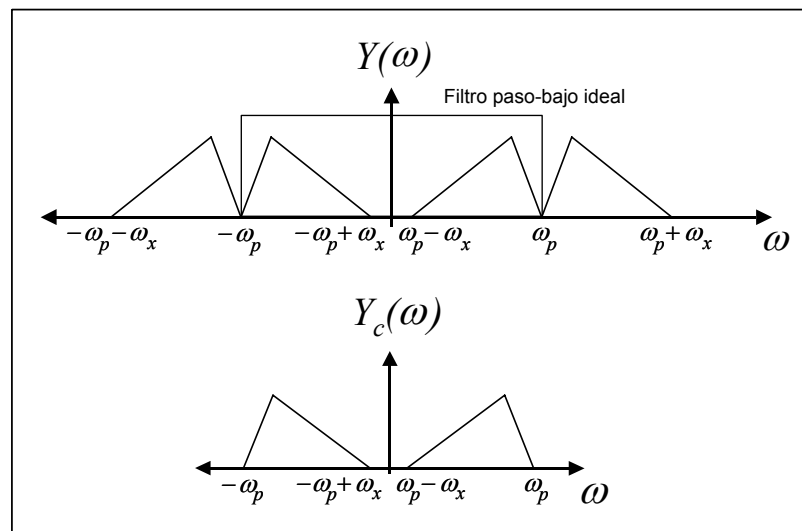


Figura 11. Filtrado de la señal modulada para recuperar el espectro invertido de la original

En este caso, la señal $y_c(t)$ resultará claramente ininteligible, al haber modificado radicalmente las componentes frecuenciales de la misma, lo que hace de esta técnica una de las preferidas en el cifrado de audio de baja complejidad.

Es fácil verificar que la señal original $x(t)$ se recuperaría sin más que seguir un proceso análogo, es decir, multiplicando de nuevo por la señal sinusoidal $p(t)$ y haciendo el filtrado correspondiente. **La formulación matemática de este proceso debe ser realizada por el alumno.** Compruebe cómo la reconstrucción de la señal se vería comprometida en caso de existir solapamiento.

Así pues, la elección de la pulsación ω_p es crítica para asegurar el correcto funcionamiento del esquema propuesto, y está relacionada con el ancho de banda de $x(t)$.

4.2.2 Modulación por amplitud de pulso

En el apartado anterior hemos descrito el efecto de modular una señal cualquiera usando como portadora una señal sinusoidal.

También es posible utilizar portadoras distintas para conseguir efectos similares. Si pensamos por ejemplo en emplear una señal cuadrada bipolar (entre +1 y -1), con ciclo de trabajo del 50%, el desarrollo visto más arriba sería válido salvo por el hecho de la distinta composición frecuencial del espectro de dicha señal cuadrada.

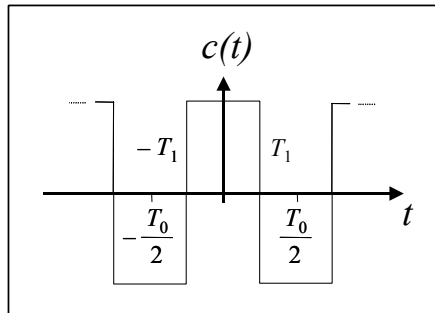


Figura 12. Señal cuadrada bipolar

El espectro $C(\omega)$ de una señal cuadrada bipolar $c(t)$ de periodo T_0 (frecuencia $f_p = 1/T_0$), como la de la Figura 12, consistirá en una sucesión de deltas en frecuencia separadas por $2\pi/T_0$ [4]:

$$P(\omega) = 2\pi \sum_{k=-\infty}^{+\infty} a_k \delta(\omega - \omega_k) \quad \text{con } \omega_k = k \cdot \frac{2\pi}{T_0}$$

y donde los coeficientes, si el ciclo de trabajo es del 50% (es decir, $T_0 = 4T_1$) y la amplitud es ± 1 , resultan ser:

$$a_0 = 0$$

$$a_k = \frac{\text{sen}\left(k \frac{\pi}{2}\right)}{k\pi}, \quad k = 1, 2, \dots$$

o lo que es lo mismo: $\{a_k\} = \left\{0, \frac{1}{\pi}, 0, -\frac{1}{3\pi}, 0, \frac{1}{5\pi}, 0, \dots\right\}$.

Así, nos encontramos con una sucesión de deltas en frecuencias iguales a múltiplos impares de la frecuencia f_p de la señal portadora utilizada.

Ahora, estimar el efecto que tiene la modulación con dicha señal cuadrada es sencillo sin más que recordar que debemos convolucionar los espectros. Tras la modulación tendremos el espectro de la señal a cifrar replicado en cada componente frecuencial de la portadora y afectado por un valor de amplitud determinado por la sucesión de coeficientes a_k .

De nuevo, si elegimos correctamente la frecuencia de la portadora, y aprovechando que se anulan los armónicos pares de la misma, conseguiremos el efecto de inversión del espectro, o lo que es lo mismo, cifrar y descifrar aplicando sucesivamente el mismo modulador y filtrando adecuadamente en cada etapa.

El alumno deberá realizar la verificación analítica de todas las expresiones incluidas, así como el estudio detallado de la modulación para el caso de la señal cuadrada.

Igualmente, **es conveniente efectuar el estudio del resultado de emplear una señal cuadrada unipolar (entre 0 y 1, por ejemplo) o con un ciclo de trabajo diferente del 50%**, ya que dichos análisis proporcionarán interesantes explicaciones a efectos que probablemente observe en el montaje real.

La realización de todo el desarrollo teórico planteado **es imprescindible** para proceder al diseño del sistema propuesto con garantías de éxito.

5 Subsistema digital

5.1 INTRODUCCIÓN⁹

El alumno deberá seguir las especificaciones dadas y tener en cuenta que **en la memoria final deberá aparecer reflejado el resultado de todas las cuestiones planteadas, aparte de los detalles del diseño final y la implementación del mismo.**

En todos los ejercicios de diseño y para **TODOS** los circuitos, **es imprescindible que el alumno realice el desarrollo y la formulación teórica** en la que basarse, llegando al establecimiento de valores concretos y de fórmulas y estrategias de diseño a aplicar. Este punto es especialmente válido para la parte analógica.

Igualmente, **deberá aplicar su sentido crítico para valorar y argumentar los resultados obtenidos, razonando sobre la adecuación de las previsiones teóricas a las medidas.**

Será perfectamente válido y recomendable efectuar las simplificaciones y aproximaciones que considere oportunas, previa justificación de las mismas y validación a posteriori de aquéllas.

En los apartados que impliquen selección de valores de componentes, **deberá tener en cuenta las series comerciales, así como recalcular las características del circuito** una vez haya decidido el valor final de aquéllos.

Procure mantener actualizados los esquemáticos de sus circuitos, para no perder el control de lo que está montando o verificando. Además, tenga en cuenta que **los profesores le pedirán esos diagramas en el Laboratorio** antes de poder ayudarle.

5.2 DESCRIPCIÓN GENERAL

Como se comentó anteriormente, consideraremos que el subsistema digital está compuesto por las unidades de entrada y visualización, los selectores de f_p y los módulos de cifrado y descifrado de los valores de frecuencia.

El objetivo básico es enviar desde el emisor al receptor una secuencia de bits que indiquen cuál de las dos frecuencias de inversión va a utilizarse en cada momento. Además, dicha secuencia debe estar cifrada adecuadamente y debe poder ser recuperada correctamente.

⁹ Esta introducción es válida para todo el desarrollo, no sólo el subsistema digital.

Así pues, los cometidos de este subsistema son los siguientes:

1. Interaccionar con el usuario:
 - En la entrada de datos: permitiéndole que modifique los valores de carga inicial de la clave del LFSR y del registro que contiene la secuencia de frecuencias a utilizar, y que efectúe la carga efectiva de ambos registros a voluntad.
 - En la salida de datos: permitiéndole monitorizar el contenido de los registros y señales más importantes.
2. Generar los relojes que determinarán:
 - La periodicidad de los cambios en la frecuencia de inversión utilizada.
 - Las dos frecuencias de inversión utilizadas.
3. Generar una secuencia de bits periódica que coincida con la secuencia deseada de frecuencias de inversión a utilizar.
4. Generar una secuencia pseudoaleatoria (también periódica) para cifrar la secuencia del punto anterior.
5. Interaccionar con el subsistema analógico, proporcionándole las señales necesarias para realizar la inversión espectral, por un lado, y las que indican cuál de las dos frecuencias utilizar, por otro.

5.3 SELECTOR DE f_p

El selector de f_p se encargará, en última instancia, de generar unos y ceros para indicar cuál de las dos frecuencias de inversión debe utilizar el sistema en cada momento.

Al haber ciertas diferencias en este módulo entre emisor y receptor, los tratamos por separado.

5.3.1 En emisor

Se encargará de generar una secuencia de bits periódica, seleccionable por el usuario, cada uno de los cuáles se cifrará y se introducirá en el canal de transmisión. **La longitud de la secuencia debe ser como mínimo de 8 bits.**

Una implementación sencilla se logra utilizando un registro de desplazamiento con carga paralelo configurado de manera circular. En este caso, **las entradas de datos estarían atacadas con un típico montaje de microinterruptores y la carga debe poder ser hecha a voluntad del usuario** (desde la unidad de entrada).

Entradas:

- Señal de reloj con la frecuencia deseada para imponer el intervalo de cambio de f_p
- Palabra de 8 bits que contiene el código a cargar en el registro
- Señal de carga procedente de la unidad de entrada

Salidas:

- Último bit del registro hacia el módulo de cifrado y la unidad de visualización

5.3.2 En receptor

Este módulo es una simple conexión, ya que únicamente recibe el bit decodificado del módulo de descifrado para pasarlo al demodulador. Dicho bit indicará la frecuencia utilizada por el emisor.

5.4 CIFRADOR DE F_p

El cifrador utilizará un **LFSR de 4 bits de longitud mínima** (por ejemplo con la arquitectura vista anteriormente en la Figura 6), **e incluirá la posibilidad de cargar una clave inicial cableada**¹⁰ a voluntad del diseñador. Recordamos que **la carga efectiva se realizará simultáneamente en el cifrador y en el descifrador**, para simplificar.

Entradas:

- Señal de reloj con la frecuencia deseada para imponer el intervalo de cambio de f_p
- Bits correspondientes a la clave inicial del LFSR
- Señal de carga procedente de la unidad de entrada
- Bit indicador de la frecuencia de inversión a utilizar

Salidas:

- Bit cifrado correspondiente al dato de entrada

5.5 DESCIFRADOR DE F_p

El descifrador utilizará la misma arquitectura empleada para el cifrador, pero tomará la entrada de la señal recibida y generará el bit correspondiente del mensaje original. En este caso también será posible cargar un valor inicial en el generador pseudoaleatorio.

Entradas:

- Señal de reloj con la frecuencia deseada para imponer el intervalo de cambio de f_p
- Bits correspondientes a la clave inicial del LFSR
- Señal de carga procedente de la unidad de entrada
- Bit procedente de la línea de entrada

Salidas:

- Bit descifrado indicador de la frecuencia de inversión a utilizar

5.6 UNIDAD DE ENTRADA

Estará compuesta por **una serie de microinterruptores** que permitirán al usuario cambiar el valor inicial de la clave del LFSR (mínimo 4 bits).

Del mismo modo, dispondrá de **dos pulsadores** para activar la carga de las claves iniciales en los LFSRs (en emisor y receptor) y la secuencia de selección de frecuencias (en emisor).

Hay que tener en cuenta que **es imprescindible incluir algún tipo de circuito antirrebotes en los pulsadores**, para evitar transiciones espurias al accionarlos (ver Apartado 5.9.2).

Salidas:

- Bits correspondientes a la clave inicial del LFSR
- Señal de carga inicial para el LFSR
- Señal de carga para la secuencia de selección de frecuencias

¹⁰ Empleando conexiones directas a masa o alimentación en los terminales de entrada de datos.

5.7 UNIDAD DE VISUALIZACIÓN

Proporcionará realimentación visual al usuario acerca del estado del sistema en un instante dado y estará compuesta por:

1. Un visualizador de 7 segmentos que indique el valor inicial de la clave del LFSR.¹¹
2. 4 LEDs que muestren el contenido del LFSR en un instante dado.
3. 1 LED que indique el valor de la frecuencia en uso.
4. 1 LED que muestre el valor del bit transmitido (cifrado).

Como puede deducirse, el primero y el último son comunes a emisor y receptor, en tanto que los otros dos tendrán que estar duplicados, uno en cada subsistema.

Entradas:

- Valor de carga inicial del LFSR (4 bits)
- Contenido del LFSR (4 bits)
- Bit de salida del registro de secuencia de frecuencias (en emisor) o bit de salida del descifrador digital (en receptor)
- Bit de salida del cifrador digital

5.8 GENERADOR DE RELOJES

El bloque que nos queda por tratar se encargará de generar todas las señales de temporización del sistema digital y las que se usarán en el proceso de modulación (o inversión de frecuencia) de la parte analógica.

De acuerdo a lo descrito hasta el momento, el único reloj necesario para el funcionamiento del subsistema digital es el que controla la periodicidad del cambio de la frecuencia de inversión a utilizar, o lo que es lo mismo, el que ataca los registros de desplazamiento del selector de f_p y de cifrado y descifrado. Nos referiremos a él como *reloj de transmisión*.

Para generar dicha señal pueden utilizarse inversores digitales junto con una red RC o un cristal de cuarzo, o bien un montaje típico basado en el LM555 (consulte cualquiera de los esquemas que se incluyen en el apartado correspondiente de la referencia [8]). **No podrán emplearse osciladores integrados.**

La elección de la frecuencia del reloj de transmisión no es un parámetro crítico si tenemos en cuenta exclusivamente la parte digital y contamos con las restricciones impuestas por la velocidad de la tecnología utilizada. Sin embargo, la interacción con el subsistema analógico establecerá límites de funcionamiento determinados. Así, si elegimos una frecuencia demasiado elevada, es posible que ello provoque distorsiones apreciables en la señal de salida, ya que sufrirá distintos procesos de modulación en muy poco tiempo.

Nuestra recomendación es utilizar un reloj de frecuencia suficientemente baja como para no afectar a la calidad de la señal de audio recibida. En cualquier caso, **tendrá que justificar la elección que haga**. Tenga también en cuenta criterios prácticos pensando en el uso que se haría de este mecanismo en un sistema real. Un valor del orden de 1 Hz es razonable como primera aproximación. Posteriormente, decida un valor superior para esta frecuencia y compruebe su correcto funcionamiento.

En el subsistema analógico son necesarias dos señales cuadradas cuyas frecuencias coincidan con las especificadas para la inversión espectral, es decir 6400 Hz y 12800 Hz. No es necesaria

¹¹ Necesitará para esta función un convertor de BCD o Hexadecimal a 7 segmentos. Observe que, en el primer caso (por ejemplo el '4511), sólo serían válidos valores de clave inicial entre 0 y 9.

una alta precisión y estabilidad en la frecuencia, como la que conseguiríamos con un oscilador basado en cristal, pero lo que sí es importante, según se puede deducir de lo analizado en el Apartado 4.2, es obtener un ciclo de trabajo próximo al 50%.

Un posible procedimiento es construir un reloj que trabaje a la frecuencia más elevada y utilizar un divisor de frecuencia (un simple contador) para obtener la otra. Si se decide por el reloj basado en cristal, utilice uno de 3'2768 MHz, que por sucesivas divisiones permite llegar fácilmente a las dos que son nuestro objetivo. En cualquier caso, **para obtener un ciclo de trabajo del 50% siempre es más conveniente partir de un oscilador maestro de frecuencia mayor que las necesarias y aplicar a continuación un divisor. Analice esta posibilidad.**

5.9 CONSIDERACIONES FINALES

5.9.1 Circuitos de inicialización

En cualquier circuito digital en el que intervienen elementos con memoria (registros, contadores, *flip-flops*, etc.), **es obligatoria la inclusión de circuitos de inicialización que garanticen que, al conectar la alimentación al sistema, éste se encuentra en un estado conocido.**

El mecanismo más sencillo para implementar estos circuitos consiste en el uso de una red RC de valores adecuados, conectada entre alimentación y masa, y cuyo punto medio actúe sobre las entradas de *reset* correspondientes. Consulte [8] para lograr más detalles al respecto.

Esta inicialización, que tiene lugar al conectar la alimentación, es independiente de la carga inicial de claves y secuencia de f_p que se ha descrito con anterioridad.

5.9.2 Circuitos antirrebotes

En la Figura 13 se muestra un posible esquema de conexión para pulsadores, que incluye un circuito antirrebotes [8] basado en filtro paso-bajo y disparador de Schmitt (por ejemplo, el '14)¹². Este circuito genera nivel bajo con el pulsador suelto y nivel alto cuando se presiona.

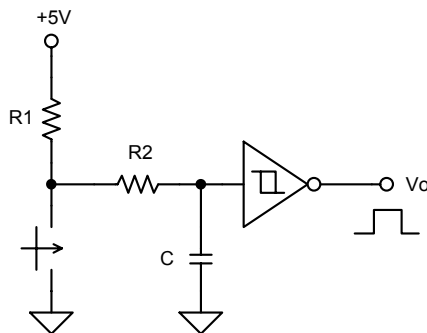


Figura 13. Ejemplo de conexión de un pulsador con circuito antirrebotes

Antes de montar el circuito **es necesario analizarlo para poder determinar los valores de los componentes** que aseguren la generación de pulsos sin espurios y con un tiempo de respuesta aceptable en cada pulsación.

¹² El apóstrofe en la notación '14 se refiere al prefijo que define la tecnología escogida, cualquiera que sea (por ejemplo, 74LS, 74HC ó 74HCT), ya que los números de función no varían de una a otra.

6 Subsistema analógico

6.1 DESCRIPCIÓN GENERAL

Como ya se ha comentado, consideraremos que el subsistema analógico está compuesto por los módulos de adaptación de señal, las etapas de filtrado y ganancia, los moduladores y el circuito de potencia de salida.

El objetivo básico consiste en recoger una señal de audio y adaptarla en amplitud y frecuencia a las necesidades de nuestro sistema para, a continuación, invertir su espectro utilizando técnicas de modulación con una frecuencia dada (indicada por el subsistema digital), de forma que quede lo suficientemente alterada como para dificultar su inteligibilidad. Seguidamente, ya en el receptor, se volverá a aplicar el proceso de modulación, de modo que lleguemos a recuperar la señal original con el máximo grado de calidad posible.

Así pues, los cometidos de este subsistema son los siguientes:

1. Ofrecer a la fuente de audio la impedancia de entrada que espera y acomodar los niveles de señal a los valores necesarios para el resto del sistema.
2. Limitar la señal de entrada a la banda de frecuencias precisa para evitar problemas de reconstrucción por solapamiento (*aliasing*).
3. Efectuar la modulación/demodulación para obtener el espectro invertido/original de la señal enviada/recibida, limitándola de nuevo en banda, como paso previo a su envío al receptor/auriculares.
4. Aplicar las amplificaciones o atenuaciones pertinentes para lograr los niveles adecuados en cada punto de interés del circuito.
5. Preparar la señal para atacar una carga de cierta potencia, que serán unos auriculares en nuestro caso.

6.2 ACONDICIONADOR DE SEÑAL

Este módulo, cuya misión es adaptar impedancias, niveles y limitar el ancho de banda, únicamente lo implementaremos en el emisor, ya que, por simplicidad, supondremos que la señal nos llega al receptor correctamente ajustada tras haber pasado por el adaptador a línea de salida, que se describe más adelante.

6.2.1 Adaptador de nivel

Deberá comenzar midiendo el nivel de señal que proporciona el equipo utilizado para obtener audio (*walkman*, *discman* o similar) y preparar entonces un montaje que le permita disponer a su salida del rango dinámico adecuado. Una característica deseable adicional es el filtrado paso-alto, que elimine la posible componente continua empleada para la polarización de la etapa de salida del equipo de audio.

Una opción posible es usar un circuito como el de la Figura 14, en el que el equipo de audio se ha representado como un generador real v_g de impedancia R_g y v_o es la señal de salida (entrada al resto de nuestro circuito).

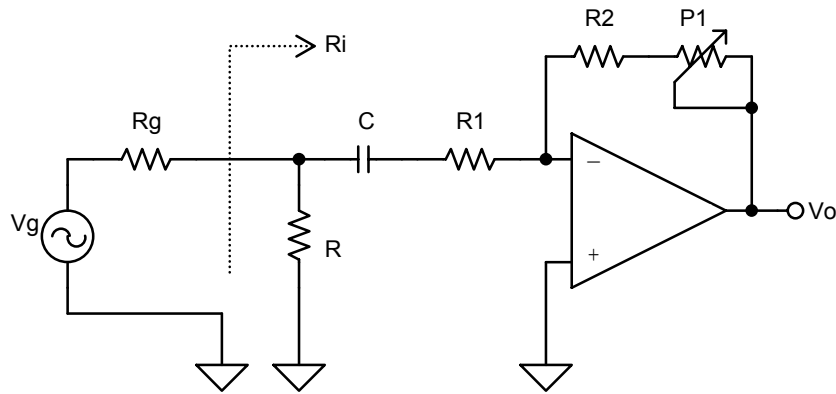


Figura 14. Esquema circuital del adaptador de entrada

Tenga en cuenta las siguientes consideraciones:

- **Calcule analíticamente la impedancia de entrada (R_i)** de la etapa adaptadora, para ajustar los componentes de tal forma que se presente al equipo de audio la impedancia aproximada que éste espera (típicamente, unos 8 a 300 ohmios para las salidas de auriculares). Consulte el manual de su equipo para obtener este valor o asuma un valor en el rango dado. **Observe que el nivel medido en abierto en el equipo de audio se dividirá, al conectar el adaptador, entre las impedancias R_g y R_i .** Téngalo en cuenta especialmente cuando emplee el generador de funciones (cuya impedancia de salida es de 50 ohmios) para obtener señales controladas.
- **Determine igualmente de forma analítica la frecuencia de corte inferior** de la etapa adaptadora, lo que le permitirá escoger el valor del condensador C para acoplamiento en alterna (filtrado paso-alto). Puede considerar una frecuencia de corte inferior de unos 100 a 300 Hz y atención a la polaridad de C si es electrolítico.
- **Decida el rango de ganancias a proporcionar** por la etapa adaptadora. Observe que el margen dinámico, con las recomendaciones de alimentación dadas más adelante, es inferior a 5V, por lo que nuestra sugerencia es que trate de usar valores de pico en torno a 1 ó 2V como máximo en toda la cadena de proceso¹³. En el circuito de la Figura 14, R_2 permite fijar un valor mínimo para la ganancia.
- **Dibuje el diagrama de Bode¹⁴ de la etapa adaptadora y mida en el Laboratorio la respuesta en frecuencia del circuito una vez implementado**, discutiendo acerca de las posibles discrepancias con las previsiones teóricas.

Es imprescindible que disponga los mecanismos necesarios para permitir de forma sencilla, **por ejemplo durante el examen final**, la inyección de una señal determinada desde el generador del Laboratorio, en lugar del audio, para estudiar su efecto.

6.2.2 Filtro limitador de ancho de banda (antisolapamiento)

En el análisis efectuado en el Apartado 4.2.1 se concluyó que existe una relación entre el ancho de banda de la señal de entrada y la frecuencia de la portadora si se quiere evitar el perjudicial solapamiento espectral. Como en nuestro caso tenemos ya decididas las frecuencias portadoras, esto introduce una restricción en el ancho de banda de la señal de entrada, de modo que habrá que considerar la necesidad de limitarlo.

¹³ Estos valores pueden depender de los márgenes de saturación de los amplificadores operacionales escogidos.

¹⁴ Recuerde que un diagrama de Bode **no** es la curva de transferencia medida, ni **tampoco** el resultado obtenido de una simulación por ordenador (por ejemplo empleando SPICE), sino un diagrama asintótico de la función de transferencia en módulo y fase del filtro diseñado.

Para decidir las características del filtro limitador necesario, como también las de todos los demás filtros del sistema, **realice el análisis gráfico completo en el dominio de la frecuencia de todo el proceso de cifrado y descifrado, incluyendo los efectos de los filtros reales.** De este modo podrá también determinar las amplitudes de las diferentes señales implicadas, lo que le permitirá decidir las ganancias o atenuaciones necesarias durante el proceso para aprovechar el margen dinámico disponible en los amplificadores.

Un posible esquema para la realización de los filtros necesarios es el de Sallen-Key, descrito en [5] y [7]. Se trata de un filtro de segundo orden, de fácil análisis y diseño. En la Figura 15 se muestra la versión paso-bajo para ganancia unidad a frecuencias medias.

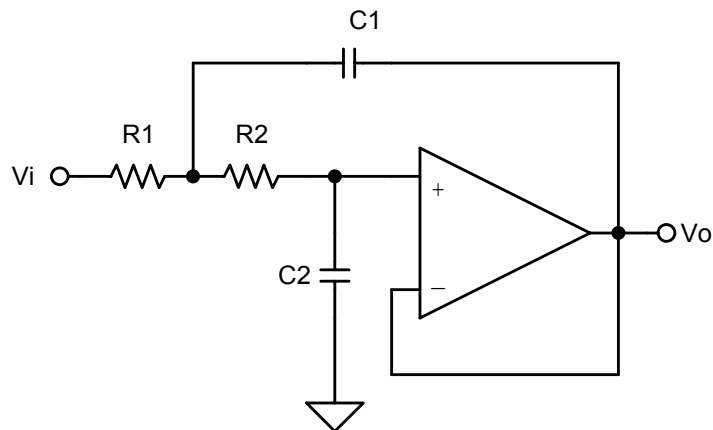


Figura 15. Filtro paso-bajo de 2º orden Sallen-Key

Recuerde que la expresión general de un filtro paso-bajo de segundo orden es:

$$A_v = \frac{A_{vm}}{\frac{s^2}{\omega_0^2} + \frac{s}{\omega_0 Q} + 1}$$

que presenta dos polos, reales o complejos.

Para el diseño puede emplear un valor de $Q = 1/2$, que impone la existencia de un polo doble en ω_b , lo que provoca una caída de 6 dB en esa pulsación (por tanto no es la frecuencia de corte). **Demuestre analíticamente dicha condición si emplea esta opción.**

Otra posibilidad muy empleada en filtros de 2º orden es una respuesta más cercana a la ideal, conocida como *máximamente plana*. El valor es ahora $Q = 1/\sqrt{2}$, máximo antes de que aparezcan picos en la respuesta espectral. Ahora la caída es de 3 dB en ω_b (en este caso sí es la pulsación de corte). **Demuestre analíticamente dicha condición si emplea esta opción.**

Justifique el valor escogido para el factor de calidad Q. En cualquier caso, el comportamiento asintótico de caída a 40 dB/década se mantiene con independencia de su valor.

Para el filtro paso-bajo mostrado en la Figura 15 se presenta en 6.6.3 un método de cálculo para los valores de los componentes en función de los valores requeridos para ω_b y Q . Dicho método puede simplificarse para valores concretos de Q .

Para diseñar un filtro paso-alto, una posibilidad es partir del paso-bajo y aplicar la transformación RC-CR descrita en [5]. También puede partirse directamente de una configuración circuital paso-alto y proceder de forma similar a lo realizado para el paso-bajo.

Para un filtro paso-banda puede combinar un paso-alto y un paso-bajo en cascada, pero en este caso quizá no consiga ganancia unidad en el centro de la banda. Necesitará por tanto ganancia adicional, que podrá obtener de los mismos filtros modificando el lazo de realimentación negativa con la inserción de un atenuador resistivo [7]. Tenga en cuenta que la modificación de la ganancia también afecta al valor de Q , por lo que deberá recalcular la función de transferencia.

Posibilidades alternativas son utilizar un amplificador adicional de ganancia ajustable o dejar para etapas posteriores la corrección de dicha ganancia. **También puede plantear esquemas paso-banda alternativos, como uno de realimentación múltiple**, pero tenga entonces en cuenta que los valores de pendiente a los lados de la banda de paso pueden cambiar.

Para TODOS los filtros diseñados deberá dibujar el diagrama de Bode correspondiente y superponer sobre él la respuesta en frecuencia (módulo y fase) medida en el Laboratorio. Además, señale con marcas sobre las curvas los puntos donde ha realizado las medidas.

Calcule y mida también las frecuencias de corte de los filtros. A continuación, analice y justifique las posibles discrepancias entre teoría y práctica, si es que existen.

6.3 MODULADOR Y (DE)MODULADOR

El (de)modulador es idéntico tanto en el emisor como en el receptor.

Su misión será efectuar la modulación buscada, multiplicando la señal de entrada (ya limitada en banda y con la amplitud requerida) por la señal portadora. Se trata de construir un circuito que consiga efectuar esa multiplicación de señales, tal y como muestra la Figura 16.

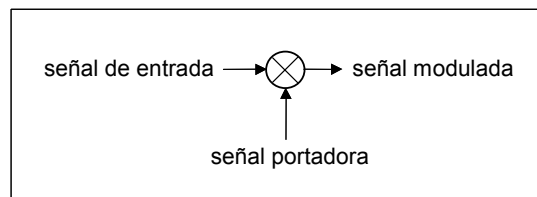


Figura 16. Diagrama esquemático del proceso de modulación

El proceso de multiplicación analógica no es trivial. Existen en el mercado circuitos integrados que efectúan dicha operación (como por ejemplo, el MC1496), pero nosotros la abordaremos de un modo diferente.

En principio, la señal portadora debería ser sinusoidal pero, para facilitar el diseño, utilizaremos el enfoque teórico visto en el Apartado 4.2.2.

Así, en nuestra implementación, la portadora a utilizar será una onda cuadrada bipolar, con ciclo de trabajo del 50% y amplitud ± 1 .

Buscamos entonces un mecanismo sencillo que consiga el efecto de multiplicación por una señal cuadrada bipolar, que en realidad consiste en trocear la señal de entrada a la frecuencia de la señal portadora, seleccionando la misma señal de entrada en unos semiperiodos (ciclos positivos) y su correspondiente invertida en otros (ciclos negativos).

Este procedimiento está representado en la Figura 17 y puede ser realizado con la ayuda de multiplexores analógicos¹⁵, como son los integrados '4051/2/3. De este modo, el esquema de la Figura 17 es funcionalmente equivalente al de la Figura 16 para portadora cuadrada bipolar.

¹⁵ No confunda estos dispositivos con los multiplexores digitales, ya que cumplen misiones claramente diferentes.

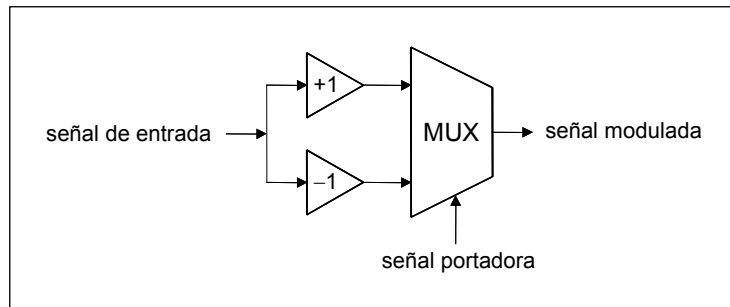


Figura 17. Modulador con portadora cuadrada bipolar sin usar un multiplicador analógico

El alumno **deberá analizar en detalle este esquema**, calculando analíticamente las atenuaciones esperadas para las componentes a la salida del modulador (lo que le dará los datos necesarios para decidir los valores de amplificación a utilizar) y verificar su funcionamiento en el prototipo real en el Laboratorio.

Sólo añadir algunas observaciones. En el circuito de la Figura 17 la señal portadora actúa ahora sobre el terminal de control del multiplexor, por lo que ya no será bipolar, sino que dispondrá de niveles lógicos. De este modo, **la restricción del nivel de continua queda sustituida por el perfecto calibrado en ganancia de los amplificadores que preceden al multiplexor**, aunque la correspondiente al 50% de ciclo de trabajo sigue siendo aplicable.

6.4 ADAPTADOR A LÍNEA DE SALIDA

El proceso de inversión espectral analizado en el Apartado 4.2.1 se lograba con la aplicación de una multiplicación analógica seguida de un filtrado. La primera ha sido considerada en el Apartado anterior en la forma de una modulación, en tanto que el segundo, llamado *de reconstrucción* será realizado por este adaptador de salida.

Como se deduce de la Figura 11, el filtro de reconstrucción debe estar sintonizado a la portadora empleada para obtener una inversión espectral correcta, lo cual implica prever dos caminos con filtros diferentes para la señal en nuestro sistema, puesto que disponemos de dos portadoras.

Para simplificar, **en el adaptador de salida emplearemos un único filtro, el correspondiente a la portadora de mayor frecuencia**, que se encargará de eliminar componentes no deseadas y limitar el ancho de banda de la señal cifrada para poder introducirla en el canal.

En estas condiciones, cuando la portadora aplicada sea la inferior, no obtendremos una inversión espectral estrictamente, pero la señal resultante será suficientemente ininteligible.

El esquema circuital a utilizar será de nuevo el filtro Sallen-Key y tendrá como mínimo orden dos.

Por otro lado, esta etapa también debe compensar la posible variación de amplitud introducida por el modulador, bien amplificando en el propio filtro o en una etapa adicional. El estudio teórico del proceso de modulación y demodulación le dará las claves necesarias para el diseño.

6.5 ETAPA DE SALIDA

De forma similar a la anterior, pero ahora en el receptor, esta etapa debe incluir el obligado filtro de reconstrucción posterior a la (de)modulación. En este caso emplearemos también un único circuito de filtrado, esta vez el correspondiente a la portadora inferior. **El alumno debe verificar que de este modo se obtiene la reconstrucción correcta del espectro de la señal original.**

Esta etapa también compensará las posibles atenuaciones producidas con anterioridad, y para ello **tenga en cuenta que dicha atenuación depende de la frecuencia f_p de la portadora**, por lo que

aquí sí que será necesario emplear dos caminos diferentes para la señal, seleccionados mediante un nuevo multiplexor analógico. Busque y aplique la solución más sencilla.

Es también la encargada de atacar los auriculares, para lo que puede emplear el LM386¹⁶. Siga todas las recomendaciones del fabricante para el uso y montaje de este integrado¹⁷. **Observe que el amplificador de audio puede ser empleado para escuchar diversas señales del sistema** (audio de entrada, audio cifrado o audio descifrado) sin más que cambiar su conexión de entrada.

En el Laboratorio, utilice siempre auriculares, NUNCA altavoces. Piense en el espectáculo que pueden ofrecer 35 altavoces emitiendo disonantes acordes ☺.

6.6 CONSIDERACIONES FINALES

6.6.1 Fuentes de audio y auriculares

La señal a tratar procederá de una fuente de audio como la salida de auriculares de un *walkman*, *discman* o cualquier otro dispositivo de audio (radio, CD, *cassette*, etc.), de la que tomaremos una única componente (no entraremos en el procesamiento de la señal estéreo).

Recuerde que el ancho de banda del sistema no es adecuado para señales musicales, y que **son además las señales de voz las que se emplearán como referente de la calidad del cifrado.**

Por último, recomendar que **NUNCA conecten el equipo de audio utilizado al prototipo si el primero está alimentado desde la red** (aunque sea mediante un transformador), para prevenir posibles problemas en la referencia de señal utilizada en cada sistema. Así, **utilicen siempre el equipo alimentado con pilas.**

6.6.2 Sistema de alimentación

Forma parte de la infraestructura básica de cualquier equipo electrónico y, aunque es a veces olvidado porque no se encarga del trabajo útil propiamente dicho (el filtrado, procesado, etc.), su diseño afecta de manera crítica al resto del sistema. Esto es especialmente cierto en la actualidad, ya que muchos circuitos integrados precisan de varias tensiones distintas de alimentación¹⁸ con elevados requerimientos de corriente, lo que obliga a disponer complejos convertidores DC-DC dentro de las propias placas.

En nuestro sistema necesitaremos una alimentación simétrica para la parte analógica, que puede ser $\pm 5V$, y otra de 5V para la digital. **Es recomendable separar las alimentaciones de ambas partes, empleando diferentes salidas de la fuente del Laboratorio.**

Deberá filtrar adecuadamente las alimentaciones (la global y la de cada integrado que lo precise¹⁹). Si no hace caso de esta recomendación, es seguro que encontrará multitud de problemas de ruido en su sistema, lo cual será especialmente problemático cuando integre el subsistema analógico con el digital.

Al planificar la estrategia de alimentación tenga especial cuidado con los subsistemas que realizan mayores consumos de corriente (como el amplificador de potencia LM386 o los generadores de relojes), ya que son susceptibles de introducir ruido en otros más sensibles (principalmente la parte

¹⁶ Tenga en cuenta que un amplificador operacional convencional **NO** está preparado para atacar cargas de baja impedancia, como es el caso de unos auriculares. **NO** conecte auriculares o altavoces a la salida de un operacional convencional, aunque aparentemente obtenga una señal de salida audible.

¹⁷ Observe que los esquemas recomendados para el LM386 tienen una ganancia en tensión considerable (mayor o igual que 20), por lo que deberá atenuar la señal de entrada para evitar saturaciones.

¹⁸ Por ejemplo, 3.3V para realizar interfaz con otros circuitos integrados, junto a otra tensión inferior para el núcleo interno de proceso, de modo que pueda reducirse el consumo total.

¹⁹ Lo precisan los circuitos integrados que realizan consumos de corriente elevados en tiempos cortos, como sucede con los digitales (o todos los que efectúan conmutaciones) y el amplificador de potencia, principalmente.

analógica). Emplee preferiblemente topologías en estrella, tomando las conexiones de masa y alimentación directamente desde la fuente.

Un buen filtrado para la alimentación de cualquier subsistema electrónico podría constar de los condensadores que se indican a continuación entre sus terminales (positivo y masa). En el caso de utilizar alimentación simétrica, es necesario filtrar también la tensión negativa:

- Electrolítico de 470 μF , para asegurar baja impedancia a bajas frecuencias²⁰.
- Plástico de 100 nF, para asegurar baja impedancia a frecuencias medias (audio).
- Cerámico de 100 pF, para asegurar baja impedancia en alta frecuencia.

Preste mucha atención a la polaridad de los condensadores electrolíticos (también los de tántalo). En la electrónica de baja potencia es una de las causas principales de accidente.²¹

Consulte el apartado correspondiente de [8] para conseguir más detalles sobre este tema.

6.6.3 Diseño de un filtro paso-bajo de 2º orden Sallen-Key

El filtro de 2º orden representado en la Figura 15 puede también dibujarse como en la siguiente Figura 18, donde se etiquetan los valores de las resistencias y condensadores necesarios a partir de dos magnitudes R y C y dos múltiplos m y n .

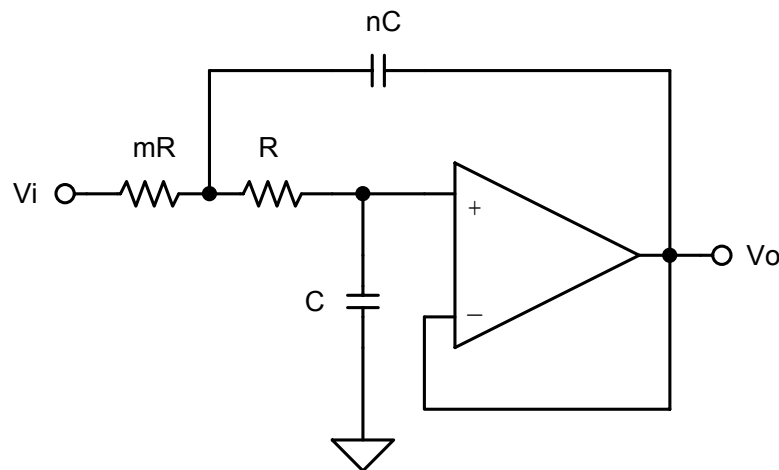


Figura 18. Filtro paso-bajo de 2º orden Sallen-Key

Recordemos de nuevo la expresión general de un filtro paso-bajo de 2º orden:

$$A_V = \frac{A_{vm}}{\frac{s^2}{\omega_0^2} + \frac{s}{\omega_0 Q} + 1}$$

Como inmediatamente se observa en la Figura 18, debido a la realimentación negativa directa (sin divisor resistivo alguno), el valor de la ganancia a frecuencias medias para el esquema propuesto es unidad ($A_{vm} = 1$).

²⁰ No se trata en este caso de reducir el rizado de los rectificadores de la tensión de red, sino de absorber las variaciones de consumo de los sistemas alimentados, por lo que no necesitamos una capacidad tan grande como en el caso de la propia fuente de alimentación.

²¹ Otra causa típica es el empleo del soldador de estaño. Tenga precaución si lo emplea.

Por otro lado, los dos restantes parámetros de la función de transferencia pueden calcularse a partir de los componentes del circuito mediante las expresiones:

$$f_0 = \frac{1}{2\pi\sqrt{mn}RC} \quad Q = \frac{\sqrt{mn}}{m+1}$$

donde, claro está, $\omega_0 = 2\pi f_0$.

Sin embargo, el problema práctico suele ser el inverso, es decir, **partiendo de la frecuencia f_0** (que no necesariamente es la frecuencia de corte del filtro) **y del factor de calidad Q , determinar los componentes más idóneos.**

Según se describe en [6] (apartado 3.6)²², el **procedimiento de diseño** para este tipo de filtros puede seguir los siguientes pasos:

1. Escoger arbitrariamente un valor de R^* entre 10 y 100 K Ω .
2. Calcular $C^* = 1/4\pi Q f_0 R^*$.
3. Calcular $n^* = 4Q^2$.
4. Escoger valores comerciales para C y nC de modo que $C \approx C^*$ y $n \geq n^*$.
5. Calcular $k = n/Q^2 - 2$ y: $m = \frac{k + \sqrt{k^2 - 4}}{2}$.
6. Calcular: $R = \frac{1}{2\pi\sqrt{mn}f_0C}$.
7. Escoger valores comerciales próximos a R y mR .
8. Recalcular f_0 y Q para comprobar la adecuación del resultado obtenido.

Si los resultados no son totalmente satisfactorios, puede repetirse el procedimiento modificando la elección del primer valor de R^* .

En cualquier caso, **una vez montado el filtro, es necesario medir sus características en el Laboratorio** para garantizar que funciona como estaba previsto.

Como puede comprobarse fácilmente, la clásica respuesta en frecuencia de Butterworth (que también se conoce como *máximamente plana* por su proximidad a la ideal), en la que $Q = 1/\sqrt{2}$, se realiza con el esquema de Sallen-Key empleando los valores $m = 1$ y $n = 2$. En este caso, f_0 sí que es la frecuencia de corte a -3 dB.

De igual modo, el procedimiento anterior podrá simplificarse para otros valores específicos del factor de calidad, como el caso $Q = 1/2$.

Para facilitar la elección de valores comerciales en las resistencias, a continuación se muestran los valores disponibles en dos series clásicas, la E24 (5%) y la **E12 (10%)**:

10 11 12 13 15 16 18 20 22 24 27 30 33 36 39 43 47 51 56 62 68 75 82 91

²² Hay que resaltar que el procedimiento de diseño que se indica aquí ha sido eliminado en el capítulo correspondiente (apartado 3.5) de la 3ª edición del Sergio Franco [7].

6.6.4 Medida de los filtros

Incluimos aquí algunas consideraciones sobre la medida de filtros en el Laboratorio:

- Recuerde que **es necesario medir módulo y fase** de las funciones de transferencia.
- Tenga en cuenta que los resultados se representarán con el eje de frecuencia en escala logarítmica, de modo que comience realizando una medida por cada década dentro del ancho de banda de interés.
- Refine añadiendo medidas adicionales a las décadas si lo considera necesario.
- Incluya también medidas adicionales en aquellos lugares de especial relevancia, como son las transiciones de la banda de paso a la de corte, o las inmediaciones de los picos de resonancia, si los hubiera.
- Para realizar medidas precisas del módulo de las funciones de transferencia no debe suponer que la amplitud del generador de funciones se mantiene al variar la frecuencia²³. Mejor será medir para cada frecuencia las amplitudes a la entrada y salida del filtro.
- De forma similar, las medidas de fase son siempre relativas, es decir, fase de la señal de salida en relación con la de entrada, para cada frecuencia.
- No se olvide de contrastar las medidas con las previsiones teóricas, para lo cual es muy ilustrativo **superponerlas a los diagramas de Bode previamente elaborados**. Además, **señale con marcas sobre las curvas los puntos donde ha realizado las medidas**.
- Para filtros paso-bajo de 2º orden, como se aprecia en la expresión general escrita más arriba, se verifica que $A_V(0) = A_{vm}$ y $A_V(f_0) = -jA_{vm}Q$. Por tanto, para determinar de forma rápida el valor de f_0 , basta con buscar aquella frecuencia que provoca un desfase de 90º en la señal. Si además se mide el módulo de la ganancia a esa frecuencia y también en baja frecuencia, el factor de calidad puede calcularse fácilmente mediante la expresión $Q = |A_V(f_0)|/|A_V(0)|$. Consideraciones similares pueden deducirse para otros tipos de filtros.

6.6.5 Prueba y depuración del sistema

Los módulos de ganancia, adaptación de impedancias y filtrado son muy simples de depurar, pero puede no suceder lo mismo en el caso del modulador y demodulador.

A modo de guía, le indicamos que pruebas con señales sinusoidales (por ejemplo, 2 KHz ó 4 KHz) le permitirán estimar si los procesos de modulación (cifrado y descifrado analógico) son correctos. Partiendo de los cálculos teóricos fácilmente llegará a la conclusión de que, usando una frecuencia de inversión de 6400 Hz, la señal de 2 KHz se convertirá en una de 4400 Hz sumada a otra de 8400 Hz, en tanto que la de 4 KHz se convertirá en una de 2400 Hz sumada a otra de 10400 Hz. En el osciloscopio no le será fácil ver las dos componentes, pero si cuida la sincronización podrá estimar con razonable aproximación el periodo de ambas (fíjese en los máximos).

Igualmente tendrá dificultades al sincronizar el osciloscopio para ver las señales de salida del multiplexor analógico (antes de filtrar). Para conseguirlo, utilice adecuadamente los controles de disparo empleando diferentes señales de sincronismo (conectadas al otro canal del osciloscopio o a la entrada EXT).

6.6.6 Otras consideraciones

- **Insistimos:** recuerde que es obligatorio incluir el análisis teórico de todos los sistemas implementados y los cálculos numéricos correspondientes.

²³ Atención también a los efectos de carga de las impedancias terminales: las medidas del generador de funciones en circuito abierto no coinciden necesariamente con las obtenidas al conectar la entrada del filtro a caracterizar, ya que la impedancia del generador no es nula.

- **Insistimos:** razone sobre los resultados de las medidas y analice las discrepancias con el análisis teórico. Justifique las aproximaciones.
- **Insistimos:** recuerde que debe seleccionar valores comerciales para los componentes utilizados y recalcular las características del circuito.
- **Insistimos:** prediga el comportamiento de cada filtro, preparando su diagrama de Bode (módulo y fase), **ANTES DE MEDIR SOBRE EL CIRCUITO**. Esto es válido también para cualquier otra medida que efectúe.
- **Tenga siempre en cuenta los efectos de carga entre etapas.** Es habitual diseñar considerando a la entrada generadores ideales y olvidando las cargas de salida, con lo que los circuitos no funcionan al integrarlos en un sistema real.
- Para las caracterizaciones utilice señales sinusoidales de amplitud equivalente a la que espera obtener cuando conecte una fuente de audio real.

7 Desarrollo recomendado

Este apartado constituye una guía para la realización de la práctica, si bien la planificación real puede diferir puesto que es difícil tener en cuenta todos los contratiempos posibles. Sirva de ayuda para que cada grupo pueda organizar el tiempo de acuerdo a su situación particular.

Considere que un retraso con relación a la planificación puede ser indicativo de que tendrá algún problema para terminar con holgura, pero un adelanto no quiere decir que sobre el tiempo. No es posible determinar cuándo surgirán imprevistos. **Aproveche siempre todo el tiempo que tenga disponible en el Laboratorio y continúe con las actividades de la semana siguiente si acaba las de la actual con antelación.**

7.1 SEMANA 1

- Familiarización con el Laboratorio
- Iniciación al empleo del osciloscopio
- Preparación de la infraestructura de alimentación
- Unidad de entrada con dos pulsadores y circuitos antirrebotes
- Oscilador para el reloj de transmisión

7.2 SEMANA 2

- Circuitos de inicialización (*reset*)
- Selector de frecuencias del emisor
- Infraestructura de visualización del emisor (transistores o *buffers*)
- LED de portadora del emisor

7.3 SEMANA 3

- Microinterruptores para selección de la secuencia de frecuencias
- *Display* con conversor BCD o hexadecimal a 7 segmentos
- Circuito del cifrador
- LEDs del LFSR del emisor
- LED de bit transmitido (cifrado)

7.4 SEMANA 4

- Circuito del descifrador
- Infraestructura de visualización del receptor (transistores o *buffers*)
- LEDs del LFSR del receptor
- LED de portadora del receptor
- Integración y verificación del subsistema de cifrado digital

7.5 SEMANA 5

- Preparación de la fuente de audio
- Iniciación al empleo del generador de señales
- Adaptador de nivel del emisor
- Etapa de potencia para auriculares

7.6 SEMANA 6

- Oscilador para generación de las portadoras
- Filtro antisolapamiento del emisor

7.7 SEMANA 7

- Modulador del emisor
- Filtro de reconstrucción del emisor
- Compensación de ganancias en el emisor

7.8 SEMANA 8

- Modulador del receptor
- Filtro de reconstrucción del receptor
- Compensación de ganancias en el receptor

7.9 SEMANA 9

- Integración del subsistema analógico
- Verificación y ajuste detallado del cifrador-descifrador de audio

7.10 SEMANA 10

- Integración de subsistemas analógico y digital
- Verificación y ajuste del sistema completo
- Mejoras opcionales

7.11 SEMANA 11

- Preparación del examen

8 Recomendaciones

8.1 SELECCIÓN DE LA TECNOLOGÍA DIGITAL

No hay restricciones en cuanto al tipo de tecnología a usar, dado que no estamos en el caso de una aplicación con imposiciones en cuanto a consumo o velocidad.

Recomendamos en general el uso de las familias CMOS (HC y HCT), pero pueden usarse si se prefiere integrados de tecnología TTL (estándar, LS ó ALS).

En la mayor parte de los casos encontrará integrados directamente sustituibles en cualquiera de esas familias, pero **deberá prestar atención a los posibles problemas de interconexión** entre ellas (niveles de tensión y corriente, fundamentalmente), así como a sus diferentes prestaciones y sus distintos requisitos de consumo (aunque éstos no serán parámetros críticos en nuestro caso). Consulte [8] y las recomendaciones de los fabricantes.

8.2 MATERIAL NECESARIO

El prototipo del montaje puede realizarse en placas de inserción, circuito impreso con soldadura, o usando *wire-wrapping*. Caso de optar por el circuito impreso, procure utilizar zócalos para facilitar el cambio de integrados. Si utiliza *wire-wrapping*, necesitará hilo, zócalos, placas y herramientas específicas.

Finalmente, para el primer caso, **asegúrese de que la placa de inserción está en buenas condiciones y sus contactos son correctos** (abriéndola por detrás), ya que suelen ser frecuente causa de problemas. Se recomienda utilizar cable rígido de diferentes colores para diferenciar mejor las conexiones, así como etiquetas adhesivas de pequeño tamaño para destacar los cables utilizados para las señales más importantes.

8.3 APROVECHAMIENTO DEL LABORATORIO

El Laboratorio, y por tanto el equipamiento del mismo, es un recurso limitado. Intente en lo posible hacer un aprovechamiento óptimo del mismo, empezando a trabajar desde el primer día.

Hay tareas que puede realizar fuera del Laboratorio, como por ejemplo:

- El diseño sobre papel y el cálculo de los componentes necesarios
- El análisis teórico y el recálculo con valores comerciales
- El montaje físico de los integrados, su interconexión y su verificación

Dentro del Laboratorio:

- Medir el comportamiento de los circuitos
- Investigar los fallos de funcionamiento
- Corregir sobre papel y sobre el montaje cuando sea necesario

No olvide tener siempre una versión actualizada de los esquemáticos en papel, de otro modo perderá el control sobre su montaje.

Si no sigue estas recomendaciones y desaprovecha el tiempo de estancia en el Laboratorio, puede que tenga problemas para acabar la práctica propuesta.

8.4 DISEÑO VERSÁTIL

En la implementación de circuitos electrónicos en general es conveniente hacer un cierto esfuerzo para preparar mecanismos que faciliten la prueba de los mismos.

Algunas ideas en este sentido son las siguientes:

- **Prevea en el circuito puntos de prueba** que le permitan medir con facilidad en lugares críticos del diseño para facilitar los diagnósticos²⁴.

²⁴ Se pueden emplear por ejemplo espadines y *fastones* en el caso de que el soporte sea un PCB.

- **Mantenga separadas todas las etapas en las que se descompone su montaje**, para facilitar la prueba por separado de las mismas y la identificación de los problemas y fallos que vayan surgiendo. Habilite algún procedimiento que permita realizar cómodamente la conexión y desconexión de etapas.
- **Piense por adelantado en las posibles mejoras a realizar**, de tal modo que un diseño inicial más simple sea fácilmente extensible para incorporarlas.

8.5 DEPURACIÓN Y PRUEBAS

Siga las siguientes recomendaciones:

- Nunca tome medidas y verifique un módulo en el laboratorio sin haber hecho los cálculos teóricos previos. De otro modo no tendrá la certeza de que las medidas sean correctas. Posiblemente en contra de su experiencia previa en electrónica, **le aseguramos que la correspondencia entre los cálculos teóricos y los resultados prácticos debe ser prácticamente total, salvo errores en el diseño o el montaje**. Por ejemplo, si su filtro paso-bajo debe presentar una frecuencia de corte de 3 KHz, la frecuencia medida debe ser muy próxima, con ligeras variaciones debidas a las tolerancias de los componentes. En caso contrario, verifique los cálculos y el montaje.
- Si no ha previsto el efecto de carga de unos módulos sobre otros, puede que se modifique el comportamiento de los mismos al efectuar su interconexión. Tenga en cuenta este factor durante la fase de diseño. A modo de ejemplo, si la resistencia que determina la impedancia de entrada de un filtro Sallen-Key paso-bajo es igual a $1\text{ K}\Omega$ y conecta dicho filtro a un generador de funciones con impedancia de salida de $600\ \Omega$, la resistencia final que realmente verá el filtro será de $1600\ \Omega$, lo que evidentemente modificará la respuesta en frecuencia del mismo.
- Cuando encuentre problemas, sea sistemático. Intente elaborar una teoría acerca de la fuente del fallo y aíse los sistemas que sean necesarios hasta identificarlo. No pase nada por alto y no suponga que lo que funcionó ayer tiene que funcionar hoy, sobre todo si usa placas de inserción.
- Emplee todas las posibilidades que le ofrecen los equipos de instrumentación disponibles en el laboratorio (generador de funciones y osciloscopio en modo digital y en modo analógico) para generar señales y observar el comportamiento de sus módulos.
- Compruebe al inicio de cada sesión del Laboratorio que la fuente de alimentación está correctamente ajustada y que las conexiones en cada terminal son las correctas.
- Igualmente, compruebe que los controles de ajuste fino de la base de tiempos y de los atenuadores de tensión del osciloscopio están en posición calibrada.
- Trabaje en equipo: 4 ojos ven más que 2.
- El único medio de no llegar a solucionar un problema es quedarse sentado delante del montaje mirándolo fijamente y con los brazos cruzados.

8.6 OTRAS CONSIDERACIONES

- Tenga cuidado con el uso de los LEDs (*Light Emitting Diodes*). Recuerde que **no debe conectarlos directamente entre alimentación y masa**, sino que deberá intercalar una resistencia en serie para limitar la corriente que circula por ellos.

Considere que no son adecuados para ver señales de reloj de corta duración, ya que el ojo integrará el parpadeo y únicamente percibirá una mayor o menor intensidad en el LED.

Las corrientes de salida de una puerta pueden no ser suficientes para excitar un LED, por lo que deberá utilizar un montaje basado en transistor ²⁵ (BC547, por ejemplo) o un *buffer* (como el '244).

Si emplea un decodificador BCD a 7 segmentos (el '4511, por ejemplo), bastará con que intercale una resistencia de unos 220 Ω entre sus salidas y los LEDs correspondientes (si son de cátodo común, en los que el patillaje es como indica la Figura 19).

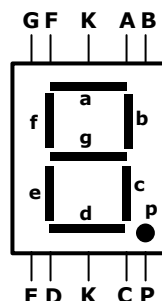


Figura 19. Patillaje para un *display* de 7 segmentos típico (cátodo común)

- Analice cuidadosamente las tablas de verdad y las especificaciones de los circuitos lógicos que utilice. Preste especial atención a los detalles sobre estados de activación, reposo, flancos activos, etc.
- Evite los lazos de masa, es decir, circuitos cerrados de masa, que pueden captar señales inducidas por los aparatos cercanos, introduciendo ruido en su sistema.
- Evite la utilización de cables largos en el circuito y cuide que los cables de alimentación tengan un diámetro razonable si su circuito va a funcionar con corrientes elevadas (por ejemplo en la etapa de potencia), ya que la caída óhmica puede no ser despreciable si la sección es pequeña.
- Evite la utilización de resistencias muy grandes o muy pequeñas si no es por una razón claramente justificada. Valores razonables oscilan entre los 10 K Ω y 500 K Ω .
- Si en algún momento necesita ganancias elevadas, tenga en cuenta su efecto en el ancho de banda de la etapa considerada. Recuerde que el producto ganancia por ancho de banda se mantiene constante en los amplificadores basados en operacional.
- No deje ningún terminal **de entrada** al aire. Conéctelos aunque no se utilicen (por ejemplo a masa o a la alimentación, según convenga).

9 Mejoras

En los apartados precedentes se ha hecho una descripción bastante detallada de los subsistemas a diseñar, así como de alguno de los esquemas circuitales utilizables. Salvo que se haya indicado lo contrario, **lo descrito corresponde a las especificaciones mínimas que deberá cumplir el diseño realizado**, lo que constituirá el requisito mínimo para aprobar la asignatura, partiendo de la base de que el funcionamiento es correcto y de que se han comprendido los fundamentos teórico-prácticos de todo ello, lo que será verificado a través de la memoria y el examen oral a realizar.

Para incrementar la calificación puede abordar alguna realización opcional, como las que se plantean a continuación o cualquier otra que se le ocurra (consulte entonces con un profesor).

²⁵ En este caso, limite la corriente de base poniendo una resistencia en serie con la misma, y conecte el emisor a masa para poder calcular fácilmente el valor requerido.

En todo caso, no se trata de multiplicar innecesariamente el número de circuitos integrados en su prototipo, ni de replicar módulos idénticos.

Recomendamos encarecidamente a los alumnos que antes de abordar cualquier mejora hagan un estudio pormenorizado de las implicaciones de la misma. Tómense el tiempo necesario en la fase de diseño y no ataquen el montaje de forma impulsiva. Una mejora en apariencia sencilla puede volverse sumamente engorrosa, bien debido al número de pastillas a interconectar o por incluir detalles y complicaciones no suficientemente previstos.

9.1 USO DE TECLADO PARA SELECCIÓN DE LA SECUENCIA DE f_p

La manera más sencilla de seleccionar la secuencia de frecuencias a utilizar en el emisor es mediante cables conectados a alimentación o masa que atacan las entradas de datos de los registros correspondientes, tal como se indica en la especificación básica.

Se propone como mejora el uso de un teclado, por ejemplo compuesto por dos pulsadores, que permitan incrementar o decrementar el código correspondiente que se cargará en el registro de selección de f_p .

DIFICULTAD: BAJA

9.2 REALIZACIÓN DE FILTROS DE ORDEN SUPERIOR

Como también configuraciones diferentes a las propuestas, por ejemplo con el objetivo de lograr respuestas más abruptas.

DIFICULTAD: MEDIA (depende mucho del esquema de filtro escogido, su orden, y el esfuerzo realizado para garantizar que el comportamiento real se acerca al teórico).

9.3 USO DE SISTEMAS DE CIFRADO DE DATOS ALTERNATIVOS

Es planteable la aplicación de técnicas de cifrado digital distintas a las propuestas, aumentando por ejemplo la longitud del LFSR o utilizando una función no lineal. En cualquier caso, si opta por realizar esta mejora, **deberá incluir un estudio teórico del esquema propuesto.**

DIFICULTAD: MEDIA-ALTA (en función del algoritmo seleccionado).

9.4 USO DE SISTEMAS DE CIFRADO DE AUDIO ALTERNATIVOS

Es también planteable el uso de un sistema de cifrado de audio distinto del propuesto. De nuevo, **será obligatorio el estudio teórico del mismo** si decide implementar esta mejora.

DIFICULTAD: MEDIA-ALTA (en función del método seleccionado).

9.5 USO DE UN MODULADOR INTEGRADO

Se propone en este caso el uso de un modulador integrado del tipo del MC1496, que realiza efectivamente la multiplicación que hemos emulado con el uso de los multiplexores analógicos.

La dificultad de esta alternativa estará en el diseño de la red de polarización del multiplicador y en el cuidado de los niveles de señal que aseguren su funcionamiento en zona lineal.

DIFICULTAD: MUY ALTA

9.6 INCREMENTO DE FUNCIONALIDAD DEL ENLACE DIGITAL

La idea de esta mejora sería complicar el mecanismo de intercambio de datos digitales entre el emisor y el receptor, de forma que pasemos de un único bit en la versión básica (que indica cuál de las dos frecuencias de inversión utilizar) a un número mayor.

El contenido de la palabra transmitida no está determinado, pero algunas ideas al respecto son las siguientes:

- Añadir estados adicionales, como por ejemplo un MUTE, que silenciaría el audio si así fuera seleccionado desde el transmisor.
- Especificar comandos para el receptor, por ejemplo: “carga de nuevo la clave del LFSR del descifrador”.

Al ampliar la longitud de la palabra a transmitir es necesario complicar el sistema de transmisión. La elaboración de un procedimiento que construya tramas y las envíe en serie puede introducir un retardo para disponer del indicador de la frecuencia utilizada en la inversión. Probablemente sea necesario establecer algún tipo de protocolo entre emisor y receptor y/o aumentar la frecuencia de transmisión en relación con el reloj de cambio de f_p , etc.

DIFICULTAD: MÁXIMA

9.7 USO DE CIFRADO DE AUDIO EN EL DOMINIO DIGITAL

Una posibilidad interesante (y complicada) es utilizar un esquema de conversión analógico-digital en el emisor, aplicando el cifrado en el dominio digital y volviendo a convertir a analógico antes de enviar al canal. El esquema deberá invertirse en el receptor, evidentemente. En este caso, será un parámetro crítico el valor de la frecuencia de muestreo a utilizar.

DIFICULTAD: MÁXIMA

9.8 USO DE ESQUEMAS CIRCUITALES ALTERNATIVOS A LOS PROPUESTOS

Se valorará positivamente la inclusión de circuitos distintos a los propuestos, siempre que:

- Impliquen una mayor dificultad o una novedad interesante
- No se limiten a duplicar subsistemas ya construidos
- Tengan justificación práctica²⁶

DIFICULTAD: en función del esquema alternativo, atendiendo tanto a la complejidad conceptual como de implementación.

9.9 IMPLEMENTACIÓN EN CIRCUITOS PROGRAMABLES

La práctica básica asume el montaje de los circuitos haciendo uso de integrados MSI (*Medium Scale Integration*), de modo que se valorará positivamente la realización del diseño utilizando otro tipo de tecnología, como cualquiera de las familias de dispositivos programables disponibles en el mercado, tanto analógicos como digitales, con el objetivo de minimizar el tamaño del circuito final.

Para ello, los alumnos interesados deberán contar con herramientas *software* adecuadas (muchas de ellas disponibles de forma gratuita y accesibles a través de Internet), así como consultar con el

²⁶ En el sentido por ejemplo de incrementar las prestaciones o reducir el coste o consumo del sistema.

coordinador de la asignatura la disponibilidad del programador correspondiente para el integrado a utilizar, caso de ser necesario.²⁷

DIFICULTAD: MÁXIMA

9.10 SIMULACIÓN CON PSPICE

Se propone igualmente la simulación de todos los sistemas haciendo uso de PSPICE, disponible en los ordenadores del Laboratorio.

En la memoria será necesario incluir los esquemáticos utilizados, así como las gráficas de las simulaciones obtenidas, discutiendo igualmente la adecuación de dichos resultados a las previsiones teóricas y a las medidas experimentales.

DIFICULTAD: MEDIA (en función del número de subsistemas simulados y la completitud de dicha simulación).

9.11 MONTAJE EN PCB

En la práctica básica se exige el montaje, como requisito mínimo, en placa de inserción, de modo que se valorará positivamente la construcción de los prototipos en placa de circuito impreso.

DIFICULTAD: ALTA

10 Normas de redacción de la memoria de la práctica

La memoria deberá contener:

- Una portada indicando: nombre de la asignatura, título de la práctica, nombre completo de los autores y código correspondiente (día de la semana, número de turno y puesto).
- El cálculo de los diferentes componentes utilizados, justificando las aproximaciones que se hayan aplicado. También es imprescindible argumentar los resultados obtenidos y hacer las comparaciones y razonamientos pedidos.
- Una descripción exhaustiva de cada uno de los bloques que componen el sistema, justificando las soluciones adoptadas. En el caso de los montajes analógicos, un estudio teórico de cada uno de ellos, justificando analíticamente los resultados obtenidos.
- No olvide los diagramas de Bode de los filtros, así como las medidas de las respuestas en frecuencia (módulo y fase) de los mismos.
- El esquema final completo de los circuitos implementados, así como los valores de todos los componentes utilizados. No es necesario que incluya en un solo gráfico el sistema completo si no dispone de espacio para ello o la calidad final no es buena. Hágalo por partes si es necesario, detallando en un diagrama de bloques adicional las conexiones entre cada una de ellas.
- Un apartado incluyendo las mejoras realizadas, junto con una descripción de cada una.
- Si lo desea, puede incluir igualmente una copia en disquete de los documentos generados (memoria, simulaciones, etc.).

²⁷ Los dispositivos programables más modernos no precisan de un programador específico, sino que basta con un cable que se conecta a un ordenador personal para realizar la descarga de configuraciones.

11 Bibliografía

1. *Method and apparatus for performing frequency spectrum inversion*, US Patent 5796838, 18 de agosto de 1998.
2. www.transcrypt.com/download?id=7333, Doug Ehlers, *Scrambling Essentials*, 2004.
3. www.rsasecurity.com/rsalabs/node.asp?id=2174, RSA Laboratories, *What is a stream cipher?*.
4. Alan V. Oppenheim y Alan S. Willsky, *Señales y Sistemas*, 2ª edición, Prentice-Hall, 1998.
5. Norbert R. Malik, *Circuitos Electrónicos: Análisis, Diseño y Simulación*, Prentice-Hall, 1996.
6. Sergio Franco, *Design with Operational Amplifiers and Analog Integrated Circuits*, 2ª edición, McGraw-Hill, 1998.
7. Sergio Franco, *Design with Operational Amplifiers and Analog Integrated Circuits*, 3ª edición, McGraw-Hill, 2002.
8. *Aspectos Prácticos de Diseño y Medida en Laboratorios de Electrónica*, 2ª edición, Dpto. de Publicaciones de la ETSIT (UPM), 2002.